

⑨ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平2-46075

⑬ Int. Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)2月15日

H 04 N 5/225
H 01 L 27/148

G 8121-5C

7377-5F H 01 L 27/14

B

審査請求 未請求 請求項の数 1 (全7頁)

⑮ 発明の名称 電子シャッター

⑯ 特 願 昭63-196064

⑰ 出 願 昭63(1988)8月8日

⑱ 発 明 者 田 部 井 雅 利 神奈川県足柄上郡開成町宮台798 富士写真フィルム株式
会社内⑲ 発 明 者 武 藤 秀 樹 神奈川県足柄上郡開成町宮台798 富士写真フィルム株式
会社内⑳ 出 願 人 富士写真フィルム株式 神奈川県南足柄市中沼210番地
会社

㉑ 代 理 人 弁理士 佐々木 清隆 外3名

明 細 書

1. 発明の名称

電 子 シ ャ ッ タ ー

2. 特許請求の範囲

マトリックス状に配列された複数の受光素子と、これらの受光素子に発生した信号電荷を垂直方向へ転送する垂直電荷転送路と、垂直方向に並ぶ受光素子に対して設けられた原色またはその補色のストライプ・フィルタとを有する受光部と、

該受光部の垂直電荷転送路より並列に転送される信号電荷の隣合う3個の信号電荷を一組として直列に配列変換する配列変換部と、

該配列変換部よりの直列配列された各組の信号電荷を転送する電荷転送路と、該電荷転送路との間で所定の信号電荷の授受を行う容量素子群とを有する蓄積部と、

該蓄積部の上記電荷転送路より転送される信号電荷を水平方向へ転送することにより時系列的に読み出す水平電荷転送部と、

少なくとも上記受光部と蓄積部の電荷転送路に

アコーディオン転送方式による電荷転送動作を行わせる駆動部とを具備し、

上記駆動部より供給される駆動信号の制御により上記受光素子に発生した信号電荷を垂直電荷転送路へ移した後アコーディオン転送によって該受光部の信号を上記配列変換部を介して蓄積部へフル・フレーム転送し、次に、蓄積部の電荷転送路と水平電荷転送部との電荷転送動作によって全信号を読み出すか又は、該蓄積部に転送された信号電荷の内の所定フィールドに対応する信号電荷を上記容量素子に移した後残りのフィールドに対応する信号電荷を蓄積部の電荷転送路と水平電荷転送部との電荷転送動作によって読み出して次に上記容量素子に移した信号電荷を電荷転送路へ戻した後該電荷転送路と水平電荷転送部との電荷転送動作によって読み出すかのいずれかの読み出しを行うことを特徴とする電子シャッター。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は固体撮像装置を用いた電子シャッター

に関する。

〔従来の技術〕

電子シャッターはインターライン・トランスファ方式や蓄積部を備えたインターライン・フレームトランスファ方式の電荷転送デバイスが用いられている。このような電荷転送デバイスは画素に相当する複数の受光素子がマトリックス状に配列し、列方向に並んだ受光素子群毎に電荷転送用の垂直電荷転送路を有している。シャッター動作は、先ず全ての受光素子に残留している不要な信号電荷を垂直電荷転送路を介して外部に放出したり、所謂VOD構造を有するデバイスにおいては半導体基板へ放出することでリセットを行い、このリセット動作の完了時点から被写体光学像を受光する所定期間をシャッター期間とする。即ち、該シャッター期間が経過した時点で各受光素子に発生した信号電荷を垂直電荷転送路に移し更に外部へ読み出し転送することによりシャッター動作を実現している。

このように、電荷転送デバイスから成る面撮像

装置を用いることで機械式シャッターを不要とし、シャッター速度の向上と機構の簡素化を可能にしている。

〔発明が解決しようとする問題点〕

しかしながら、従来の電子シャッターにあっては、1フィールド画に相当する信号電荷しか一度に読み出し転送することができないため、フルフレーム電子シャッターは実現されていなかった。即ち、フルフレーム電子シャッターは、同時に全受光素子にシャッター動作を行わせ且つ受光素子に発生した全信号電荷を解像度の低下を招来することなく読み出し得ることが必須条件となる。しかし、従来の電子シャッターは4相駆動方式等による読み出しに起因して上述したフィールド読み出ししかできないため、所謂奇数フィールドに位置する受光素子群と所謂偶数フィールドに位置する受光素子群とのシャッター期間（受光期間）をずらし、先ず奇数フィールドの受光素子に発生した信号電荷を読み出し走査した後、偶数フィールドの受光素子に発生した信号電荷を読み出す等の

処理を行う等の時間のずれが発生し、その結果、全受光素子を同時にシャッター動作させ得ないことに起因する画素ズレ等の画質低下を招来していた。特にこの画素ズレはシャッター速度が速い場合ほど大きくなるため、更に高速な電子シャッターを実現する場合の障害になっていた。又、奇数フィールドと偶数フィールドの受光素子に同時にシャッター動作させようとする、転送方向に並ぶ相隣合う偶数フィールドと奇数フィールドの受光素子の信号電荷を混合して読み出す事となり、解像度が画素数の半分に低下する等の問題を招来する。

〔課題を解決するための手段〕

本発明はこのような課題に鑑みてなされたものであり、フル・フレーム電子シャッターを提供することを目的とする。

この目的を達成するため本発明は、受光素子に発生した信号電荷を蓄積部へアコーディオン転送方式により転送すると同時に、受光部と該蓄積部との間に設けられている配列変換部によって該受

光部より並列転送される所定の信号電荷群毎に直列配列に変換して蓄積部の信号電荷転送路へ転送し、ノン・インターレース方式による信号を出力する場合には該蓄積部の信号電荷をアコーディオン転送方式にて直接読み出し、インターレース方式による信号を出力する場合には偶数又は奇数フィールドに対応する信号電荷を容量素子に一旦退避し残りの信号電荷をアコーディオン転送方式によってフィールド読み出しし、次に容量素子の信号電荷をフィールド読み出しするよう構成した。

〔作用〕

このような電子シャッターによれば、全受光素子によるシャッター動作を同時に行うことが出来ると共に全受光素子の信号電荷をアコーディオン転送によって読み出す事ができるので、ノン・インターレース及びインターレースのいずれの方式によるフル・フレーム電子シャッターをも実現することができ、画質及び解像度の向上を図ることができる。

〔実施例〕

以下、本発明の一実施例を図面と共に説明する。

第1図は全体構造を略的に示すブロック図であり、1は複数のフォト・トランジスタ等の受光素子とこれらの受光素子に発生した信号電荷を転送するための垂直電荷転送路を有する受光部、2は受光部に発生した信号電荷を一時的に保持する蓄積部、3は受光部1から蓄積部2へ信号電荷を転送する際に所定の配列に変換する配列変換部、4は蓄積部2より転送されて来る信号電荷を3原色(R)、(G)、(B)毎に所定の出力端子5、6、7に水平転送する水平電荷転送部、8は受光部1と蓄積部2に信号電荷転送動作を行わせるための駆動信号 $\phi_1 \sim \phi_n$ 、 $\epsilon_1 \sim \epsilon_n$ を発生する駆動部である。即ち、マトリックス状に配列された上記複数の受光素子に発生した被写体映像に相当する信号電荷を、駆動信号 $\phi_1 \sim \phi_n$ に同期して作動する受光部1内の電荷転送路にて1列ずつ配列変換部3へ並列転送し、配列変換部3は1列ずつ並列転送されてきた信号電荷を所定の配列に変換しつつ蓄積部2へ送る。そして、蓄積部2では1フレ-

ムに相当する全信号電荷を蓄積した後、偶数フィールドの信号電荷と奇数フィールドの信号電荷を夫々順番にフィールド転送し水平電荷転送部4を介して出力端子5、6、7へ出力させる。

第2図は構造を更に詳しく示したブロック図である。尚、説明の都合上、9行6列に配列された受光素子 $P_{11} \sim P_{19}$ 、.....、 $P_{61} \sim P_{69}$ を有する場合について説明する。

行方向〔以下、垂直転送方向という〕に配列する受光素子の間に垂直電荷転送路 $l_1 \sim l_9$ が形成され、各受光素子に対応して2個ずつの電荷転送エレメント〔例えば、受光素子 P_{11} について $l_{1(a)}$ 、 $l_{1(b)}$ 、 P_{29} について $l_{2(a)}$ 、 $l_{2(b)}$ 等〕が形成されるように列方向〔以下、水平方向という〕に延びる18本のゲート電極〔図示せず〕が電荷転送路に設けられ、各受光素子とそれに対応する2番目の電荷転送エレメント〔例えば、受光素子 P_{11} について $l_{1(b)}$ 、 P_{29} について $l_{2(b)}$ 等〕の間にトランスファ・ゲートが設けられている。更に、3本ずつ飛び飛

びに位置する垂直電荷転送路 l_1 、 l_4 、 l_7 に対応する受光素子群の上面に赤(R)、垂直電荷転送路 l_2 、 l_5 、 l_8 に対応する受光素子群の上面に緑(G)、垂直電荷転送路 l_3 、 l_6 、 l_9 に対応する受光素子群の上面に青(B)の各フィルタを配置するストライプ・フィルタが設けられると共に、全ての垂直電荷転送路 $l_1 \sim l_9$ の上面に遮光のための遮蔽層が設けられている。

配列変換部3は、受光部1より並列転送されてくる信号電荷を、3本ずつの垂直電荷転送路 (l_1, l_2, l_3) 、 (l_4, l_5, l_6) 、 (l_7, l_8, l_9) を夫々一組として直列配列に変換する構造を有する。即ち、垂直電荷転送路 l_1 、 l_2 、 l_3 より並列転送されて来る信号電荷を夫々直列に並ぶ電荷転送エレメント $S_1(1)$ 、 $S_1(2)$ 、 $S_1(3)$ に配置し、垂直電荷転送路 l_4 、 l_5 、 l_6 より並列転送されて来る信号電荷を夫々直列に並ぶ電荷転送エレメント $S_2(1)$ 、 $S_2(2)$ 、 $S_2(3)$ に配置し、垂直電荷転送路 l_7 、 l_8 、 l_9 より並列転送されて来る信号電荷を夫々直列に並ぶ電荷転送エレメント $S_3(1)$ 、

$S_3(2)$ 、 $S_3(3)$ に配置することによって並列・直列変換を行う。

蓄積部2には、3本ずつの電荷転送路 (l_1, l_2, l_3) 、 (l_4, l_5, l_6) 、 (l_7, l_8, l_9) に対応する電荷転送路 L_1 、 L_2 、 L_3 が設けられ、垂直転送方向に受光素子数の2倍の電荷転送エレメントを構成することにより、配列変換部3において直列に変換された全信号電荷を保持することができるようになっている。即ち、電荷転送路 (l_7, l_8, l_9) 及び電荷転送路 L_3 を代表して述べれば、電荷転送路 (l_7, l_8, l_9) に関連する受光素子の数は18個であり、電荷転送路 L_3 はこれらの受光素子より発生した信号電荷を全て直列に配列して保持するための18個の電荷転送エレメントと、これらの信号電荷を相互に混合させないための18個のポテンシャル障壁となる電荷転送エレメントとの計36個の電荷転送エレメントを有している。更に、受光部1の偶数フィールドに位置する受光素子よりの信号電荷を保持する電荷転送エレメントに対応してMOS型容量素子 $M_1(1) \sim M_1(9)$ 、

$M_2(1) \sim M_2(9)$ 、 $M_3(1) \sim M_3(9)$ が形成され、それらMOS型容量素子はゲート電極に所定の電位を印加することにより、電荷転送エレメントとの間で信号電荷の授受を行うようになっている。尚、図示しないが、電荷転送路 L_1 、 L_2 、 L_3 は電荷転送エレメントを形成するための水平方向に延びる36本のゲート電極が設けられると共に、遮光のための遮蔽層で覆われている。

そして、各電荷転送路 L_1 、 L_2 、 L_3 の終端部に3本の水平CCDより成る水平電荷転送部4が接続している。

次にこの実施例の作動を第3図に示すフローチャートに従って説明する。

カメラのシャッター・リリース・ボタン等を押圧すると、先ずルーチン100のリセット処理が行われる。該ルーチンにおいては、受光部1の全トランスファ・ゲートを開放にし且つ受光部1と蓄積部2が駆動部8より供給される所謂4相駆動信号に同期して不要電荷を水平電荷転送部4へ転送し、更に水平電荷転送部4が出力端子5、6、

7へ水平転送することにより、不要電荷を外部へ放出する。

不要電荷の放出動作が完了するとルーチン110において再びトランスファ・ゲートを閉鎖する。

次に、ルーチン120へ移行し、予め設定されているシャッター期間の間受光素子に被写体像を照射する。

次にルーチン130において該シャッター期間の経過と同時に全てのトランスファ・ゲートを開放にして、これら受光素子に発生した信号電荷を隣接の垂直電荷転送路 $L_1 \sim L_3$ の電荷転送エレメントへ転送する。尚、駆動部8より供給される駆動信号 ϕ_1 、 ϕ_4 、 ϕ_6 、 ϕ_8 、 ϕ_{10} 、 ϕ_{12} が“H”レベル、駆動信号 ϕ_2 、 ϕ_3 、 ϕ_5 、 ϕ_7 、 ϕ_9 、 ϕ_{11} が“L”レベルとなることにより、トランスファ・ゲートの接続している電荷転送エレメントに深いポテンシャル井戸を形成すると同時にこれらのポテンシャル井戸を挟むようにポテンシャル障壁を形成することで、全ての信号電荷が混合することなく電荷転送路 $L_1 \sim L_3$ へ転送される。

次に、ルーチン140において、電荷転送路 $L_1 \sim L_3$ の信号電荷を所謂アコーディオン転送方式に基づく駆動部8からの駆動信号により配列変換部3を介して蓄積部2へ転送する。ここで、アコーディオン転送方式の原理を第4図に基づいて説明する。第4図は電荷転送路 $L_1 \sim L_3$ のゲート電極に印加する駆動信号 $\phi_1 \sim \phi_{12}$ の波形と各タイミングにおける或る垂直電荷転送路の信号電荷の移動を示す。時刻 t_1 において受光素子の信号が電荷転送路 $L_1 \sim L_3$ に移され、次の時刻 t_2 において最終端の電荷転送エレメントに続く配列変換部3の電荷転送エレメントのポテンシャル井戸が深くなる。この結果、例えば第2図に示す受光素子 P_{61} 、 P_{66} 、 P_{69} の信号電荷は夫々配列変換部3の電荷転送エレメント $S_3(1)$ 、 $S_3(2)$ 、 $S_3(3)$ へ流入する。次に時刻 t_3 において駆動信号 ϕ_{12} が“H”レベルから“L”レベルへ反転することにより、受光素子 P_{61} 、 P_{66} 、 P_{69} の信号電荷は電荷転送エレメント $S_3(1)$ 、 $S_3(2)$ 、 $S_3(3)$ へ完全に移される。ここで次の時刻 t_4 にな

るまでの期間に、配列変換部3と蓄積部2が駆動部8よりの他のアコーディオン転送方式の駆動信号に基づいて1フィールド分の信号電荷転送を行い、受光素子 $P_{61} \sim P_{69}$ の信号電荷を蓄積部2の最初の1フィールドに相当する領域F₁へ移す。次に時刻 t_5 において、駆動信号 ϕ_{11} を“L”レベルから“H”レベルへ反転することにより受光素子 $P_{61} \sim P_{69}$ の信号電荷を1つ先の電荷転送エレメントまで流入させる。更に次の時刻 t_6 において、駆動信号 ϕ_{12} と ϕ_{11} を“H”レベルにすることにより信号電荷を更に先の電荷転送エレメントへ転送し、更に次の時刻 t_7 において駆動信号 ϕ_{12} 、 ϕ_{11} を“H”レベルにすることにより受光素子 $P_{61} \sim P_{69}$ の信号電荷を1つ先の電荷転送エレメントへ流入させると共に受光素子 $P_{61} \sim P_{69}$ の信号電荷を配列変換部3へ移し、時刻 t_8 のタイミングにおいて受光素子 $P_{61} \sim P_{69}$ の信号電荷を完全に配列変換部3へ転送する。ここで、次の時刻 t_9 になるまでの期間に、配列変換部3と蓄積部2が駆動部8よりの他のアコーディオン転送

方式の駆動信号に基づいて1フィールド分の信号電荷転送を行い、先の受光素子 $P_{s1} \sim P_{s9}$ の信号電荷を蓄積部2の最初から2フィールド目に相当する領域 F_2 へ移すと同時に受光素子 $P_{s1} \sim P_{s9}$ の信号電荷を新たに第1フィールド目の領域 F_1 へ転送する。以下、時刻 t_1 までの期間に渡って同様のアコーディオン転送を繰り返すことにより、受光部1の全信号電荷を蓄積部2へ転送する。第5図は、電荷転送前の受光部1における信号電荷の配列(同図(a))と、転送完了時における蓄積部2の信号電荷の配列(同図(b))を第2図の場合に対応して示している。尚、第5図の表中に示す符号は第2図の受光素子に発生する信号電荷を示すものとする。

再び第3図に戻って動作を説明するに、ルーチン150において蓄積部3の偶数フィールドに位置する信号電荷を隣のMOS型容量素子へ移し、次のルーチン160において残る奇数フィールドの信号電荷を第4図に示したと同様のアコーディオン転送によって水平電荷転送部4側へ1フィー

ルド分ずつ転送する。即ち、1フィールド分ずつの転送(換言すると3列分の信号電荷を転送する)を行うことによって、赤(R)の色相に係わる信号電荷が水平CCD4aに、緑(G)の色相に係わる信号電荷が水平CCD4bに、青(B)の色相に係わる信号電荷が水平CCD4cに同時に転送される。そして1フィールド毎に水平電荷転送部4が水平電荷転送動作することにより、出力端子5、6、7に3原色色信号を同時に出力することが出来る様になっている。尚、偶数フィールドの信号電荷はMOS型容量素子に保持されているので、空読み状態となる。

次のルーチン170においては、MOS型容量素子に保持されている偶数フィールドに対応する信号電荷を隣の電荷転送エレメントに戻し、次のルーチン180において奇数フィールドの信号電荷の読み出しと同様に、アコーディオン転送によって水平電荷転送部4側へ1フィールド分ずつ転送する。そして1フィールド転送される毎に水平電荷転送部4が水平電荷転送動作することで、出力

端子5、6、7に3原色色信号を同時に出力することが出来る様になっている。尚、この場合は奇数フィールド相当する信号電荷は空読み状態となる。

この実施例に示すように、受光素子に発生した信号電荷をアコーディオン転送しつつ直列配列に変換して蓄積部へ移し、更に蓄積部に設けられた容量素子に偶数或いは奇数フィールドに対応する信号電荷を一時的に退避して順次にフィールド読み出しを行うようにしたので、受光素子による1回の受光動作でもって1フレーム画に相当する信号発生を行い更にテレビジョン方式にて動画を再生するのに好都合なインターレース読み出しを可能にしている。この結果、フル・フレーム電子シャッターを実現することができ、画質と解像度の向上を図ることができる。

尚、この実施例は所謂ムービー・カメラ等に好適な場合を示したが、蓄積部に設けたMOS型容量素子に偶数フィールドに対応する信号電荷を一時的に退避せず所謂ノン・インターレース読み出しを

行うことで静止画を再生するための信号を得ることができる。

又、配列変換部はこの実施例に限るものではなく、機能が同様であれば周知の技術を適用することが可能である。

更に、説明の都合上、受光素子の数を或る数に限って説明したが、これに限らず適宜の数について適用することができることは言うまでもない。

(発明の効果)

以上説明したようにこの発明によれば、全受光素子によるシャッター動作を同時に行うことが出来ると共に全受光素子の信号電荷をアコーディオン転送によって読み出すので、ノン・インターレース及びインターレースのいずれの方式によるフル・フレーム電子シャッターをも実現することができ、画質及び解像度の向上を図ることができる。

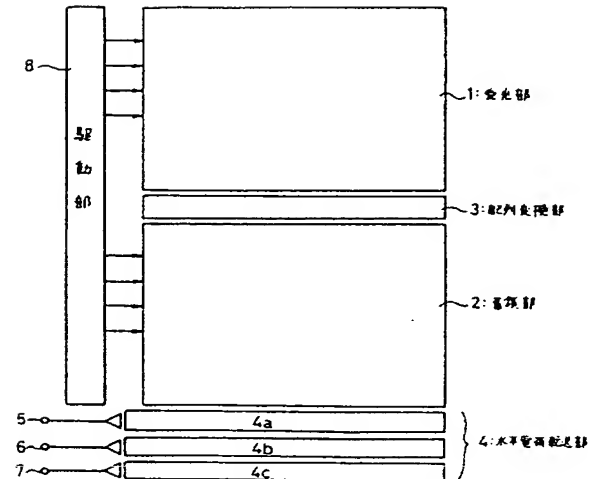
4. 図面の簡単な説明

第1図は本発明による一実施例の全体構造を概略的に示すブロック図、第2図は第1図における受光部と配列変換部及び蓄積部の構成を更に詳しく

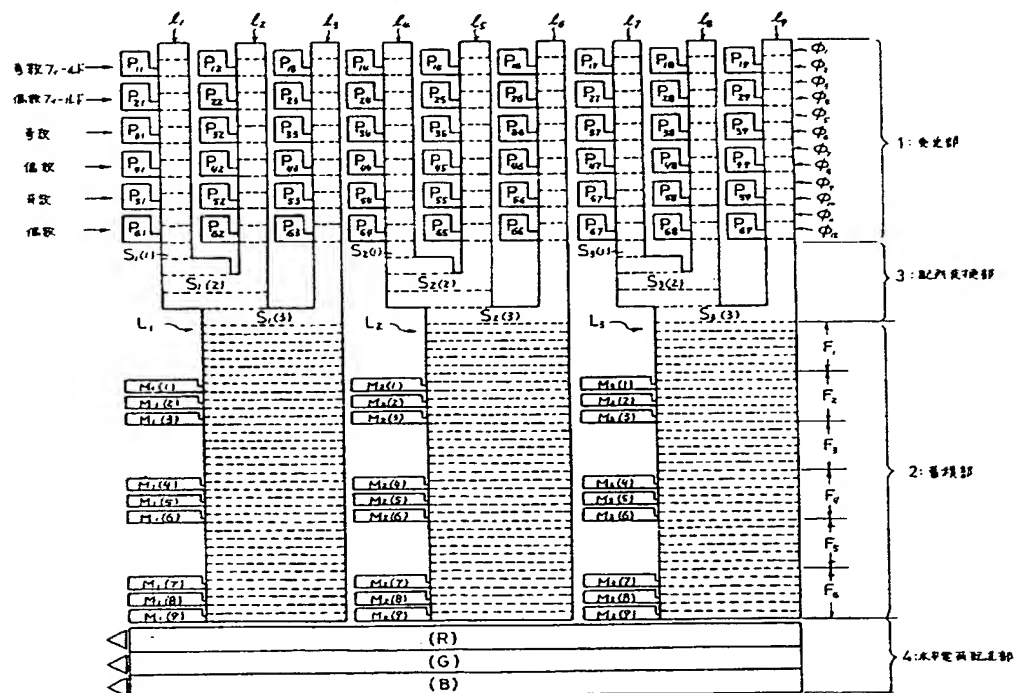
第 1 図

く示したブロック図、第3図はこの実施例の作動を説明するためのフローチャート、第4図は受光部の作動を更に詳述するためのタイミングチャート及び説明図、第5図は受光部の信号電荷配列と蓄積部の信号電荷配列を対比して示す説明図である。

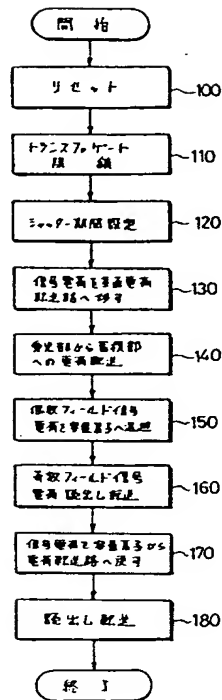
1 : 受光部 2 : 蓄積部
3 : 配列変換部 4 : 水平電荷転送部
4a, 4b, 4c : 水平CCD
5, 6, 7 : 出力端子
8 : 駆動部
 $P_{11} \sim P_{69}$: 受光素子
 $S_1(1) \sim S_3(3)$: 配列変換部の電荷転送エレメント
 $\ell_1 \sim \ell_9$: 垂直電荷転送路
 $L_1 \sim L_3$: 電荷転送路
 $M_1(1) \sim M_3(9)$: MOS型容量素子
代理人 (8107) 佐々木 清隆
(外 3 名)



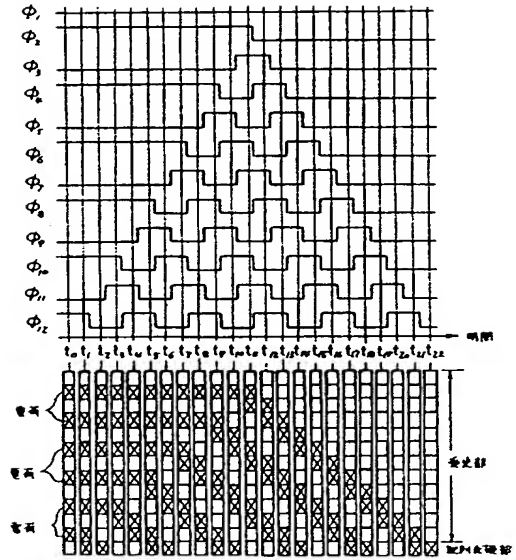
第 2 図



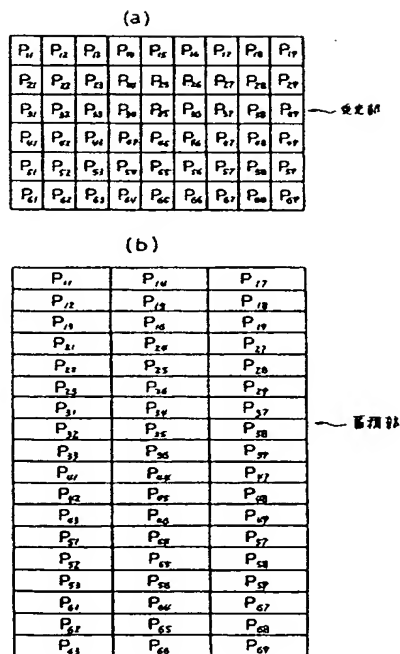
第 3 図



第 4 図



第 5 図



THIS PAGE BLANK (USPTO)

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (ISPTO)